EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER

11163024

PUBLICATION DATE

18-06-99

APPLICATION DATE

28-11-97

APPLICATION NUMBER

09327947

APPLICANT:

SUMITOMO METAL MINING CO LTD;

INVENTOR:

NAKAMURA SHINICHI;

INT.CL.

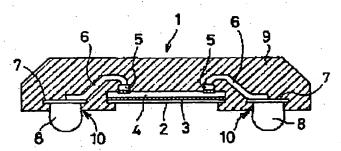
H01L 21/60 H01L 21/60 H01L 23/12

TITLE

SEMICONDUCTOR DEVICE AND LEAD

FRAME FOR ASSEMBLING THE SAME,

AND MANUFACTURE OF THE DEVICE



ABSTRACT :

PROBLEM TO BE SOLVED: To provide a semiconductor device in which high reliability can be maintained, and high density can be attained with low costs, and a lead frame for assembling the semiconductor device, and a method for manufacturing a semiconductor device suited for down-sizing.

SOLUTION: A semiconductor 1 is constituted of a semiconductor element 4 whose back face a die pad 2 is connected through insulating adhesive 3 with, outside electrode pad 7 connected through a wire 6 with an inside electrode 5 of the semiconductor element 4, solder ball 8 connected with the outside electrode pad 7, and resin 9 sealing those parts. Then, in this semiconductor device 1, the solder ball 8 is exposed through an opening 10 formed in the resin 9 so as to be connectable with another substrate.

COPYRIGHT: (C)1999,JPO

THIS PAGE BLANK (USPTO)

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平11-163024

(43)公開日 平成11年(1999)6月18日

(51) Int.Cl.⁶

HO1L 21/60

識別記号

3 0 1 3 1 1

23/12

FΙ

HO1L 21/60

301B

3 1 1 S

23/12

L

審査請求 未請求 請求項の数12 OL (全 6 頁)

(21)出願番号

特願平9-327947

(22)出願日

平成9年(1997)11月28日

(71) 出願人 000183303

住友金属鉱山株式会社

東京都港区新橋5丁目11番3号

(72) 発明者 中村 信一

鹿児島県大口市牛尾1855-2 大口電子株

式会社内

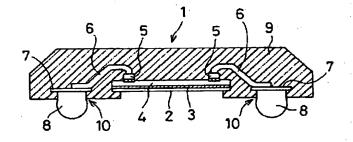
(74)代理人 弁理士 篠原 泰司

(54) [発明の名称] 半導体装置とこれを組み立てるためのリードフレーム、及び半導体装置の製造方法

(57)【要約】

【課題】 高信頼性を維持しつつも、高密度化を低コストで行える半導体装置とこれを組み立てるためのリードフレーム、更にはダウンサイジング化に好適の半導体装置の製造方法を提供する。

【解決手段】 半導体装置1は、背面にダイパット2が 絶縁性接着剤3により接合された半導体素子4と、半導 体素子4の内部電極5とワイヤー6により結合された外 部電極パット7と、外部電極パット7に接合された半田 ボール8と、これらを封入する樹脂9とからなる。そし て、この半導体装置1では、樹脂9に形成された開口部 10を介して、半田ボール8が他の基板と接合可能に露 出している。



【特許請求の範囲】

【請求項1】 半導体素子と、該半導体素子の電極部と電気的に結合された外部電極バットと、該外部電極バットに接合された半田ボールと、これらを封入する樹脂と、により構成し、少なくとも前記半田ボールが他の基板と接合可能に露出するように樹脂封止したことを特徴とする半導体装置。

【請求項2】 前記半導体素子と前記外部電極パットと はバンプ接合により接合されていることを特徴とする請 求項1に記載の半導体装置。

【請求項3】 前記外部電極パットは、金、銀、パラジウム、チタン、又はニッケルのうち少なくとも1種類の 金属を用いて形成されていることを特徴とする請求項1 又は2に記載の半導体装置。

【請求項4】 用いられる半導体素子の電極数と少なくとも一致した数の外部電極バットを有し、該外部電極パットは前記半導体素子の電極とは異なる材質を用いて構成され、該外部電極パットを突起部で支えるようにしたことを特徴とする請求項1万至3の何れかに記載の半導体装置を組み立てるためのリードフレーム

【請求項5】 前記リードフレームは共合金、銅、又は 銅合金の何れかからなり、前記外部電極ハットは金、 銀、パラジウム、チタン、又はニッケルのうちの少なく とも1種類の金属を用いて形成されていることを特徴と する請求項4に記載のリードフレーム。

【請求項6】 請求項5又は6に記載のリードフレームの外部電極パットと半導体素子の電極とをバンプ接合した後前記外部電極バットの一部が露出するような開口部が形成されるように樹脂封止し、次いで前記リードフレームを溶解除去した後前記開口部に半田ボールを挿入し該半田ボールと前記外部電極バットとを接合するようにした半導体装置の製造方法。

【請求項7】 背面にダイバットが接合された半導体素子と、該半導体素子の電極部と電気的に結合された外部電極パットと、該外部電極パットに接合された半田ボールと、これらを封入する樹脂と、により構成し、少なくとも前記半田ボールが他の基板と接合可能に露出するように樹脂封止したことを特徴とする半導体装置。

【請求項8】 前記半導体素子と前記外部電極パットとはワイヤーボンディングにより接合されていることを特徴とする請求項7に記載の半導体装置。

【請求項9】 前記外部電極パット及び前記半導体素子の背面に接合されたダイパットは、金、銀、パラジウム、チタン、又はニッケルのうちの少なくとも1種類の金属を用いて形成されていることを特徴とする請求項7又は8に記載の半導体装置。

【請求項10】 用いられる半導体素子の電極数と少なくとも一致した数の外部電極パットを有し、該外部電極パット及び前記半導体素子を搭載するためのダイバットは前記半導体素子の電極とは異なる材質を用いて構成さ

れ、該外部電極パット及びダイパットを突起部で支えるようにしたことを特徴とする請求項7乃至9の何れかに記載の半導体装置を組み立てるためのリードフレーム。 【請求項11】 前記リードフレームは鉄合金、銅、又は銅合金の何れかからなり、前記外部電極パット及びダイパットは金、銀、パラジウム、チタン、又はニッケルのうちの少なくとも1種類の金属を用いて形成されていることを特徴とする請求項10に記載のリードフレーム。

【請求項12】 半導体素子を前記リードフレームのダイパットに接合し、次いで前記半導体素子の電極と前記リードフレームの外部電極パットとをワイヤーボンディングで接合し、前記半導体素子、接合ワイヤー、外部電極パットを該外部電極パットの一部が露出するような開口部が形成されるように樹脂封止した後前記リードフレームを溶解除去し、前記開口部に半田ボールを挿入して該半田ボールと前記外部電極パットとを接合するようにしたことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、半導体装置とこれを組み立てるためのリードフレーム、及び特にダウンサイジング化に好適の半導体装置の製造方法に関する。

[0002]

【従来の技術】近年、携帯電話等に代表されるように、電子機器のダウンサイジング化,低コスト化が推進されている。このため、そのような電子機器に用いられる半導体装置の高密度化、軽量化、及び回路基板への高密度実装化が図られている。又、電子機器の信頼性の向上も望まれているため、半導体装置の高密度化、信頼性の向上が求められている。更に、一方では、半導体装置の製造コストの低減も望まれている。そこで、現在では、これらの要求を全て満たす半導体装置が必要となってきている。

【0003】ところで、半導体装置の高密度化という観点からは、フリップチップ方式の実装技術が知られている。これは、半導体素子を裸のまま実装基板上に直接搭載するため、高密度化と共に電気特性を向上させることが可能となる。しかし、この方法では半導体素子が樹脂封止されないため、耐熱性、機械的強度、及び耐湿性といった点に問題がある。

【0004】これに対して、通常広く用いられている半導体装置は、半導体素子を樹脂封止して構成されており、耐熱性、機械的強度、耐久性といった点では問題はないものの、構造上実装面積を広くとる必要があるため、高密度化を達成することができないという欠点がある。

【0005】近年、フリップチップ装置よりも実装密度 は低いものの、既存の半導体装置と同様に取り扱える、 ボール・グリット・アレイ(BGA)やチップ・サイズ ・パッケージ (CSP) が開発されている。しかしながら、これらの半導体装置は、封止樹脂やプリント配線基板等の絶縁層を介して、半導体素子と外部端子とを接続することが必要になる。このため、絶縁層に開口部を設け、この開口部に導体層を通してこれを導通経路としなければならず、この開口工程が半導体装置の製造工程の大きなネックとなり、製造コストの上昇を招くことになる、又、半導体装置に回路基板が組み込まれる形となることから、軽量化が図れないという問題も残る。

[0006]

【発明が解決しようとする課題】そこで、本発明は、上記のような従来技術の有する問題点に鑑み、高信頼性を維持しつつも、高密度化を低コストで行える半導体装置とこれを組み立てるためのリードフレーム、更にはダウンサイジング化に好適の半導体装置の製造方法を提供することを目的とする。

[0007]

【課題を解決するための手段】上記目的を達成するため、本発明は次のような特徴を備えている。

【0008】第1の発明は、半導体素子と、この半導体素子の電極部と電気的に結合された外部電極パットと、この外部電極パットに接合された半田ボールと、これらを封入する樹脂とから構成し、少なくとも前記半田ボールが他の基板と接合可能に露出するように樹脂封止した半導体装置に関するものである。ここで、前記半導体素子と前記外部電極パットとの接合は半田ボール等を介して直接接合する、いわゆるバンプ接合により行われるが、従来のようにワイヤーによって行っても差し支えない。

【0009】义、本発明の半導体装置を組み立てる工程で用いるリードフレームのダイパットを形成する金属板は半導体素子の背面に直接接合されるが、かかるダイパットに半導体の封止の役割を担わせてもよい。尚、前記の外部電極バット及びダイバットは、金、銀、パラジウム、チタン、又はニッケルのうち少なくとも1種類の金属を用いて形成することが好ましい。

【0010】第2の発明は、前記第1の発明の半導体装置を組み立てるために用いるリードフレームに関する。このリードフレームは、用いられる半導体素子の電極数と一致した数の外部電極パットを有し、この外部電極パットを前記半導体素子の電極とは異なる材質を用いて構成し、前記外部電極パットを突起部で支えるようにしたことを特徴とする。

【0011】第3の発明も、同様に前記第1の発明の半導体装置を組み立てるために用いるリードフレームに関する。このリードフレームは、用いられる半導体素子の電極数と少なくとも一致した数の外部電極パットを有し、この外部電極パット及び前記半導体素子を搭載するためのダイバットを前記半導体素子の電極とは異なる材質を用いて構成し、前記外部電極バットと前記ダイバッ

トを突起部で支えるようにしたことを特徴とするもので ある。

【0012】ここで、前記第2、第3の発明のリードフ レームは鉄合金、銅、又は銅合金の何れかからなり、前 記の外部電極パット及びダイパットは何れも金、銀、パ ラジウム、チタン、又はニッケルのうちの少なくとも1 種類の金属を用いて形成することが好ましい。尚、この 種のリードフレームは、ホトリソグラス法を用い、エッ チングとメッキとを組み合わせれば容易に製造できる。 【0013】第4の発明は、前記第2の発明のリードフ レームを用いて前記第1の発明の半導体装置を製造する 方法である。この方法は、まず、前記第2の発明のダイ パットを持たないリードフレームを用いる場合には、外 部電極パットと半導体素子の電極とをバンプ接合した 後、前記外部電極パットの一部が露出するような開口部 が形成されるように樹脂封止する。次いで、前記リード フレームを溶解除去した後、前記外部電極パットが露出 している封止樹脂開口部に半田ボールを挿入してこの半 田ボールと前記外部電極バットとを接合する。

【0014】第5の発明は、前記第3の発明のリードフレームを用いて前記第1の発明の半導体装置を組み立てる方法である。この方法は、まず、背面に絶縁性の接着剤が塗布された半導体素子をリードフレームのダイパットにボンディングする。次に、前記半導体素子の電極と前記リードフレームの外部電極パットとをワイヤーボンディングで接合し、前記半導体素子、接合ワイヤー、外部電極パットをこの外部電極パットの一部が露出するような開口部が形成されるように樹脂封止する。そして、前記リードフレームを溶解除去し、前記外部電極パットが露出している封止樹脂開口部に半田ボールを挿入してこの半田ボールと前記外部電極パットとを接合する。

[0015]

【発明の実施の形態】本発明の半導体装置では、半導体装置が基本的に樹脂で封止されているため、半導体装置としての耐熱性及び機械的強度、耐湿性を向上させることができる。又、本発明の半導体装置では、リードフレームに形成された突起部を溶解除去する過程で形成される開口部を介して、半田ボールを外部電極パットと接合して実装基板との電気的な接続を行うため、絶縁層に導通路を確保するための開口工程が不要となり、製造コストの上昇を抑えることができる。

【0016】又、本発明では、半導体装置の組立時にリードフレームを用いるが、後工程でそのリードフレームは溶解除去するため、半導体装置内部に外部電極パット、或いは外部電極パットとダイパットしか残らず、半導体装置の大幅な軽量化が可能である。更に、本発明によれば、半導体素子を基板に実装する際に、ワイヤーボンディングによる接合方法ではなく、バンプ接合を用いることにより、外部端子のピッチ幅を狭くすることが可能となり、安価なチップ・サイズ・パッケージが得られ

る。又、本発明による半導体装置の製造技術は、従来より行われているプラスチックパッケージ技術の延長で実現できるものであり、従来の製品と比べても大きなコスト増を招くことはない。

【 O O 1 7 】以下、図示した実施例に基づき本発明を詳細に説明する。

【0018】第1実施例

図1は本実施例にかかる半導体装置の構成を示す断面図である。本実施例の半導体装置1は、背面にダイバット2が絶縁性接着削3により接合された半導体素子4と、半導体素子4の内部電極5とワイヤー6により結合された外部電極バット7と、外部電極パット7に接合された半田ボール8と、これらを封入する樹脂9とからなる。そして、この半導体装置1では、樹脂9に形成された開口部10を介して、半田ボール8が図示しない他の基板に接合可能に露出している。

【0019】図2は、図1に示した半導体装置1の組立に用いるリードフレームの断面図である。このリードフレーム11の形状が、前記半導体素子4に実装するダイパット2及び外部電極パット7の位置を決定している。即ち、リードフレーム11のダイパット2及び外部電極パット7を支える部分が凸形状となっている。そして、樹脂封止後リードフレーム11を溶解除去させる過程で前記開口部10が形成されることになる。又、外部電極パット7は、リードフレーム11に凸部を形成するエッチングの際のレジストとして使用するため、前記開口部10の穴よりも大きい外部端子パットを形成できる。

【0020】第2実施例

図3は本実施例にかかる半導体装置の構成を示す断面図である。本実施例の半導体装置12では、半導体素子4の内部電極5と外部電極パット7とを接続する際に、ワイヤーボンディングによる接続方法ではなく、Auバンプ13による接続方法を用いている。このため、チップ・サイズ・パッケージが可能となる。

【0021】第3実施例

本実施例は半導体装置の組立時に用いるリードフレームの製造方法に関するものである。これを図4に基づき説明する。先ず、図4(a)に示すリードフレームとなる薄板21に、同図(b)に示すようにレジスト22を塗布する。本例では、板厚O・125mmの銅材に厚さ25μmのドライフィルムをレジスト22としてラミネートして用いている。尚、薄板21及びレジスト22の材料は、全て一般に用いられる材料である。

【0022】次に、リードフレーム形状と位置決め穴を 描画したマスクでレジスト22にパターンを焼き付けた 後、炭酸ナトリウム水溶液で現像し、第1のエッチング のためのレジストパターン23を形成する(図4

(c))。更に、このレジストパターン23を55℃の Be塩化第二鉄水溶液でスプレーエッチングして、リー ドフレーム24の外形と、位置決め六24aを形成する (図4(d))。この後、苛性ソーダでレジストを剥離した後、再度材料に第1のエッチングと同様のドライフィルムをラミネートした後に、第1のエンチングで形成した位置決め穴24aを用いてマスク位置合わせした外部電極パット形状を描画したマスクで露光を行い、炭酸ナトリウム水溶液で現像し、メッキマスク25を得る(図4(e))。次に、現像によってレジスト開口された部分にメッキ法で外部電極パット26を形成する(図4(f))。

【0023】尚、ここでは、パラジウム(pd)/ニッケル(Ni)/パラジウム(pd)メッキを用いているが、電極材料としては、後工程で使用する銅の溶解液に腐食されず、且つワイヤーボンディング性と半田濡れ性が確保されるものであることが必要である。又、本実施例では、レジストーメッキ法により電極の形成を行ったが、マスクーメッキ法や印刷による電極の形成も可能である。

【0024】更に、レジストを苛性ソーダで剥離した後、再度材料に第1のエッチングと同様のドライフィルムをラミネートした後に、第1のエッチングで形成した位置決め穴24aを用いてマスク位置合わせした第2のエッチングで溶解するエリア形状が描画されたマスクを用いて露光した後に炭酸ナトリウム水溶液で現像し、第2のエッチングのレジストパターン27を形成する(図4(g))。次に、過硫酸ナトリウム水溶液でハーフエッチングするが、リードフレーム24のレジストパターン27が施された部分とメッキされた外部電極パット26の部分は、エッチングされずに所望の突起部28.29が形成される(図4(h))。その後、レジストを苛性ソーダにて剥離し、本発明の半導体装置を組み立てるためのリードフレーム24が得られる(図4(i))。

【0025】 第4 実施例

本実施例は、第3実施例のリードフレームを用いた第2 実施例の半導体装置の製造方法に関するものである。以 下、これを図5を用いて説明する。まず、図5(a)に 示すように、リードフレーム24の突起部28上の外部 電極パット26と半導体素子31の内部電極32とをバ ンプAu13により接合する。次に、これらを封止樹脂 33により封止する(図5(b))。その後、リードフ レーム24ごと樹脂封止された半導体装置を過硫酸ナト リウム水溶液中に浸積して、リードフレーム24を溶解 除去する(図5(c))。そして、リードフレーム24 を溶解除去する過程で形成された封止樹脂33の開口部 34に半田ボール35を接合することにより、半導体装 置が完成する(図5(d))。

【0026】第5実施例

本実施例も第3実施例のリードフレームを用いた半導体 装置の製造方法に関するものであるが、第4実施例のも のとは別の一例を示している。これを図6に基づき説明 する。まず、図6(a)に示すリードフレーム24に、 背面に絶縁性の接着剤が塗布された半導体素子31をボンディングする(図6(b))。次に、半導体素子31の内部電極32とリードフレーム24の突起部28上の外部電極パット26とをワイヤー36によりボンディング接合する(図6(c))。その後、半導体素子31.接合ワイヤー36、外部電極パット26を封止樹脂33により封止する(図6(d))。更に、リードフレーム24ごと樹脂封止された半導体装置を過硫酸ナトリウム水溶液中に浸積して、リードフレーム24を溶解除去する(図6(e))。そして、リードフレーム24の溶解除去の過程で形成された封止樹脂33の開口部34に半田ボール35を接合することにより、本発明の半導体装置を製造することができる(図6(f))。

[0027]

【発明の効果】上述のように、本発明によれば、リードフレーム及びリードフレーム実装技術を用いて高密度実装が可能な半導体装置を提供できる。これにより、低コストを維持しながらも、回路基板への実装密度の向上と軽量化を可能にした半導体装置を提供できる。

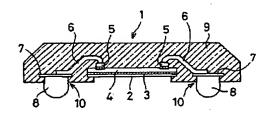
【図面の簡単な説明】

【図1】第1実施例にかかる半導体装置の構成を示す断面図である。

【図2】図1に示した半導体装置を組み立てるためのリードフレームの断面図である。

【図3】第2実施例にかかる半導体装置の構成を示す断面図である。

【図1】



【図4】(a)~(i)は本発明の半導体装置を組み立てるためのリードフレームの製造工程を説明するための図である。

【図5】(a)~(d)は本発明の半導体装置の製造方法を説明するための図である。

【図6】(a)~(f)は本発明の半導体装置の製造方法を説明するための図である。

【符号の説明】

- 1.12 半導体装置
- 2 ダイパット
- 3 滟緑性接着剤
- 4.31 半導体素子
- 5.32 内部電極
- 6,36 ワイヤー
- 7.26 外部電極パット
- 8.35 半田ボール
- 9,33 樹脂
- 10.34 開口部
- 11,24 リードフレーム
- 13 Auバンプ
- 2.1 薄板
- 22 レジスト
- 23, 27 レジストパターン
- 24 a 位置決め穴
- 25 メッキマスク
- 28,29 突起部

【図2】

